

MINISTÉRIO DA EDUCAÇÃO E DO DESPORTO

SECRETARIA DA EDUCAÇÃO SUPERIOR

CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA CELSO SUCKOW DA FONSECA

CURSO DE ENGENHARIA INDUSTRIAL

DEPARTAMENTO		PLANO DE CURSO DA DISCIPLINA			
DEPEL		MICROELETRÔNICA			
CÓDIGO	PERÍODO	ANO	SEMESTRE	PRÉ-REQUISITOS	
GELE 7319	8. ^o	2007	1	GELE7152 TECNOLOGIA DOS SEMICONDUTORES GELE7163 ELETRÔNICA DIGITAL	
CRÉDITOS	AULAS/SEMANA			TOTAL DE AULAS NO SEMESTRE	
3	TEÓRICA	PRÁTICA	ESTÁGIO	72	
	2	2	0		

EMENTA

Transistores de Efeito de Campo – FET; Portas Lógicas Básicas com MOSFET; Tecnologia de Fabricação de Circuitos Integrados; Projeto de Circuitos Integrados Digitais – VLSI; CI's Semideditados e HDL

BIBLIOGRAFIA

1. ENDERLEIN, Rolf, Microeletrônica, editora USP, São Paulo, Brasil, 1992.
2. SEDRA, Adel S. e SHITH, K. C., Microeletrônica, Pearson Education do Brasil Ltda, 4.^a Ed. 2000.
3. WESTE, Neil H.E., HARRIS, Harris. CMOS VLSI Design: A Circuits and Systems Perspective, 3/E, Addison-Wesley, 2004.
4. PUCKNELL, Douglas A., ESHRAGHIAN, Kamran, Basic VLSI Design (Silicon Systems Engineering), Prentice Hall, 3rd edition, 1995.

OBJETIVOS GERAIS

Propiciar aos alunos conhecimentos básicos relativos aos processos de projeto e fabricação de circuitos integrados, bem como com respeito às principais técnicas e ferramentas para layout e simulação dos referidos circuitos. Será dada ênfase à tecnologia CMOS.

METODOLOGIA

Parte Teórica: aulas expositivas, instrução programada, slides.

Parte Prática: exercícios, projeto e montagem VLSI com CAD.

CRITÉRIO DE AVALIAÇÃO

Provas escritas, confecção e defesa de projetos, trabalhos extra-classe.

CHEFE DO DEPARTAMENTO	
NOME	ASSINATURA
Alessandro Rosa Lopes Zachi	

PROFESSOR RESPONSÁVEL PELA DISCIPLINA	
NOME	ASSINATURA
André Luis Costa Canella	

APROVADO PELO CONSELHO DEPARTAMENTAL EM: ____/____/____

PROGRAMA
<p>1 – Transistores de Efeito de Campo - FET</p> <p>1.2 – Transistor de Efeito de Campo de Junção – JFET</p> <p>1.2 – Transistor de Efeito de Campo com semicondutor de óxido metálico – MOSFET</p> <p>1.3 – Características Elétricas dos FET</p> <p>2 – Portas Lógicas Básicas com MOSFET (NMOS e CMOS)</p> <p>2,1 – Negação (NOT)</p> <p>2.2 – Não E (NAND) e E (AND)</p> <p>2.3 – Não OU (NOR) e OU (OR)</p> <p>3 – Tecnologia de Fabricação de Circuitos Integrados</p> <p>4.1 – Circuitos Integrados</p> <p>4.2 – Técnica Planar</p> <p>4.3 – Ciclo 0 (projeto do circuito, máscaras e lâminas de silício)</p> <p>4.4 – Ciclo 1 (oxidação, fotolitografia, corrosão, dopagem, epitaxia e metalização)</p> <p>4.5 – Ciclo 2 (separação dos chips, soldagem e encapsulamento)</p> <p>4 – Projeto de Circuitos Integrados Digitais – VLSI</p> <p>2.1 – Nível Funcional (diagrama de blocos)</p> <p>2.2 – Nível Lógico (portas lógicas: NAND, NOR entre outras)</p> <p>2.3 – Nível dos Transistores (portas lógicas implementadas com transistores)</p> <p>2.4 – Nível de Layout (máscaras)</p> <p>5 – CI's Semidedicados (ASICS) e Linguagem Descritiva de Máquina (HDL)</p> <p>5.1 – Introdução</p> <p>5.2 – VHDL e Verilog</p> <p>5.3 – Projeto usando CAD</p>